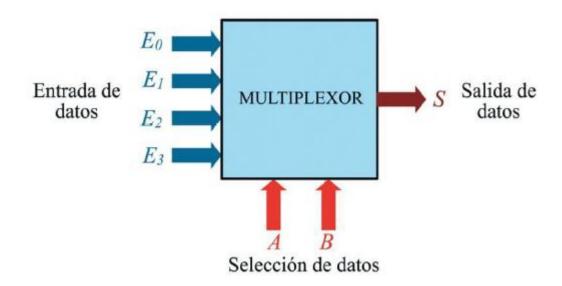
UD 3. BLOQUES COMBINACIONALES EN ESCALA DE INTEGRACIÓN MEDIA

1.- Multiplexores

Un circuito multiplexor es un circuito que permite seleccionar cuál de varias líneas de entrada de datos debe aparecer en una única línea de salida, según la configuración de las entradas de selección.

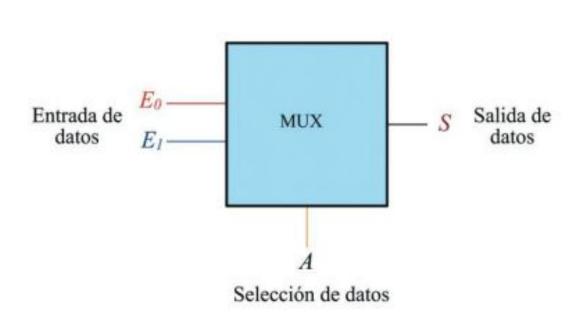


Los multiplexores son circuitos lógicos muy utilizados. Su principal aplicación es el envío a través de una sola línea de salida, de varias informaciones digitales que pueden aparecer simultáneamente en distintas entradas.

Como ejemplo tenemos el envío de información de un ordenador a otro, envío de una comuniación telefónica, etcétera.

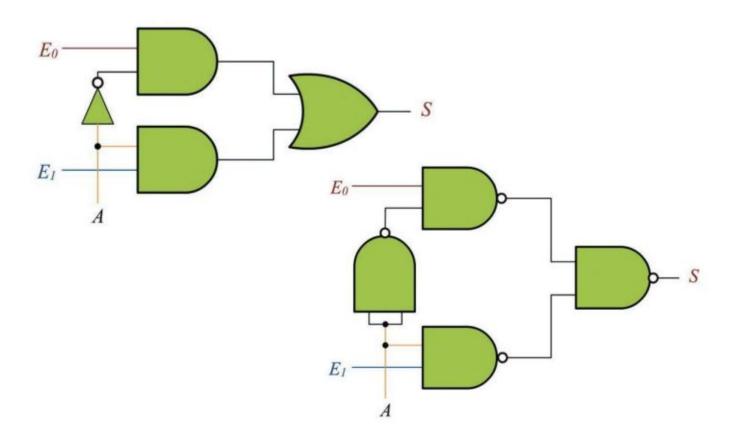
Para que 16 líneas de teléfono se transmitan por un solo cable, instalas un conmutador telefónico con un multiplexor.Si, por ejemplo, deseas que los datos de la línea n.º 7 (0111 en base 2) aparezcan en la salida del multiplexor tendrás que aplicar dicho código (0111) a las entradas de selección.

Multiplexor de 2 entradas



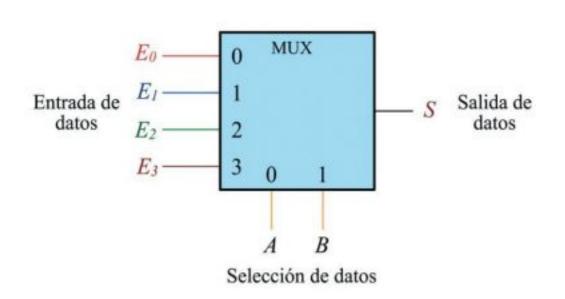
A	$E_{\theta} E_{I}$	S
0	00	0
0	01	0
0	10	1
0	11	1
1	00	0
1	01	1
1	10	0
1	11	1

Multiplexor de 2 entradas



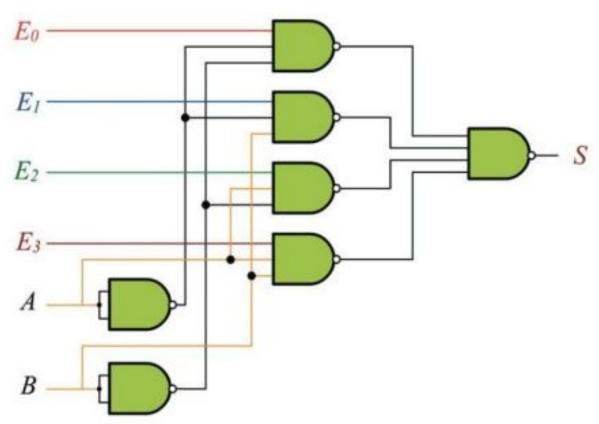
A	$E_{\theta} E_{I}$	S
0	00	0
0	01	0
0	10	1
0	11	1
1	00	0
1	01	1
1	10	0
1	11	1

Multiplexor de 4 entradas

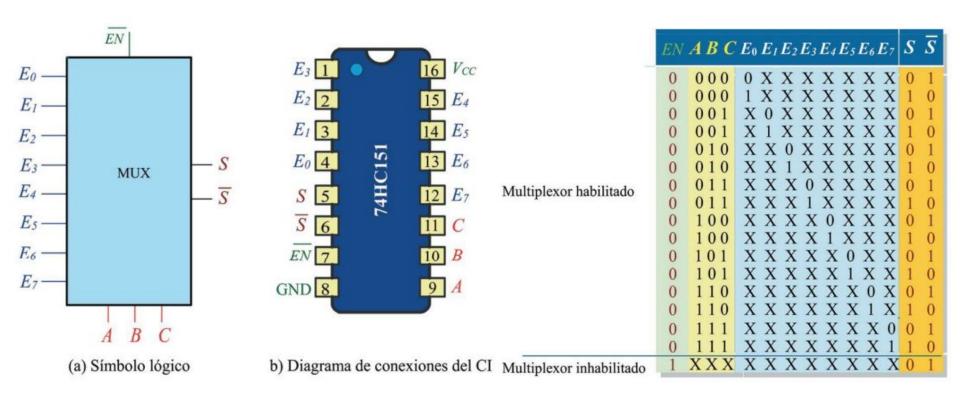


AB	$E_0 E_1 E_2 E_3$	S
00	0 X X X	0
00	1 X X X	1
01	X0XX	0
01	X 1 X X	1
10	XX0X	0
10	X X 1 X	1
11	XXXX0	0
11	X X X 1	1

Multiplexor de 4 entradas

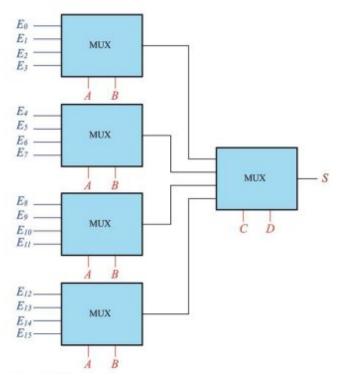


Multiplexor de 8 entradas



Aumento de la capacidad de un multiplexor

Para poder aumentar la capacidad de un multiplexor es posible interconectar varios entre sí. Por ejemplo, para aumentar la capacidad de un multiplexor de 4 entradas hasta 16, sería necesario interconectar 4 unidades.



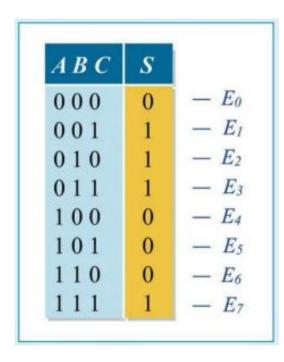
Generación de funciones lógicas con multiplexores

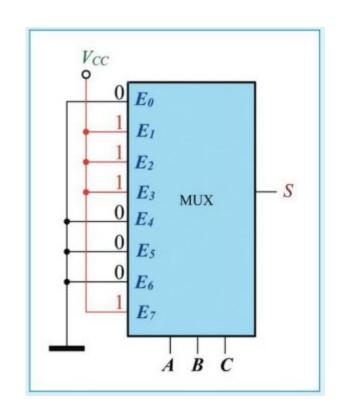
Una aplicación práctica que se puede hacer de los multiplexores consiste en la posibilidad de generar una función lógica.

De esta forma podemos construir un circuito lógico de una manera más sencilla y sin tener que utilizar puertas.

Así, por ejemplo, utilizando un multiplexor de 8 entradas, como el 74HC151, se puede llevar a cabo cualquier función lógica de tres variables.

$$S = \overline{ABC} + \overline{ABC} + \overline{ABC} + \overline{ABC}$$



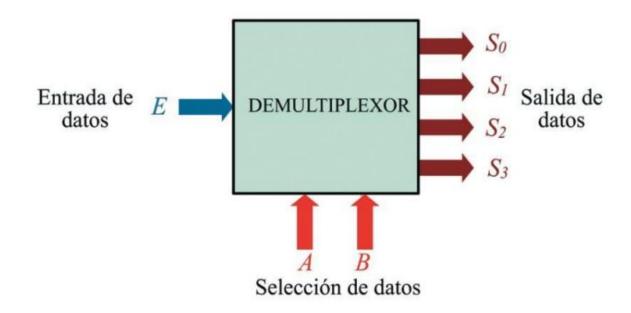


Diseña un circuito combinacional con un multiplexor

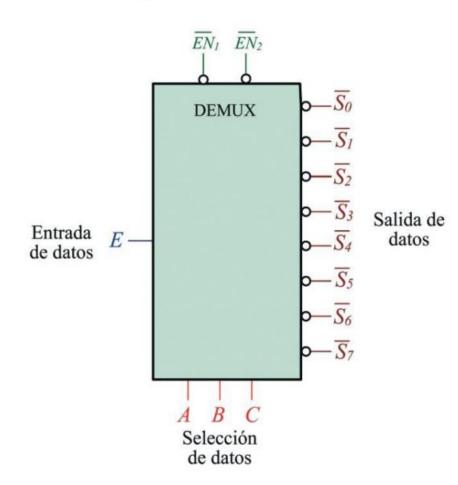
$$S = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$

2.- Demultiplexores

Un demultiplexor realiza la operación contraria al multiplexor, posee una única entrada de datos y varias salidas de datos con n entradas de selección.

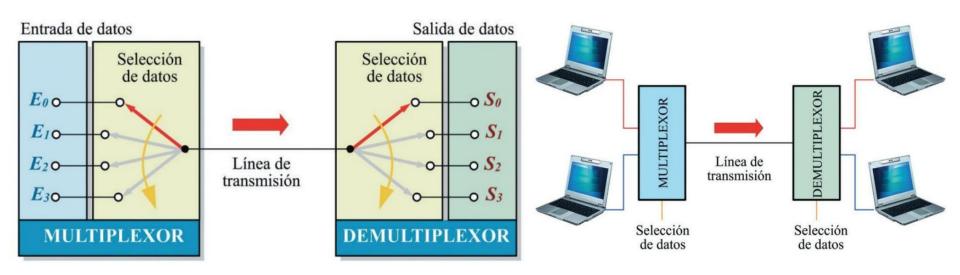


Demultiplexor de ocho salidas y tres líneas de selección.



La multiplexación y demultiplexación se pueden utilizar para transmitir información a través de una línea de datos procedente de varias fuentes y que posteriormente se envían a diferentes destinos.

Un ejemplo de esto podría ser la comunicación entre diferentes ordenadores.



3.- Decodificadores

Los decodificadores son circuitos lógicos combinacionales que se construyen en un solo bloque con el fin de conseguir transformar una información codificada en sistema binario, como por ejemplo el BCD, a otro tipo de código, como por ejemplo el decimal.

Salida de Entrada de datos datos binarios decimal BCD 0000 DECODIFICADOR DECIMAL

Tabla de la verdad de un codificador decimal de cuatro entradas binarias y 10 salidas con salida activa alta.

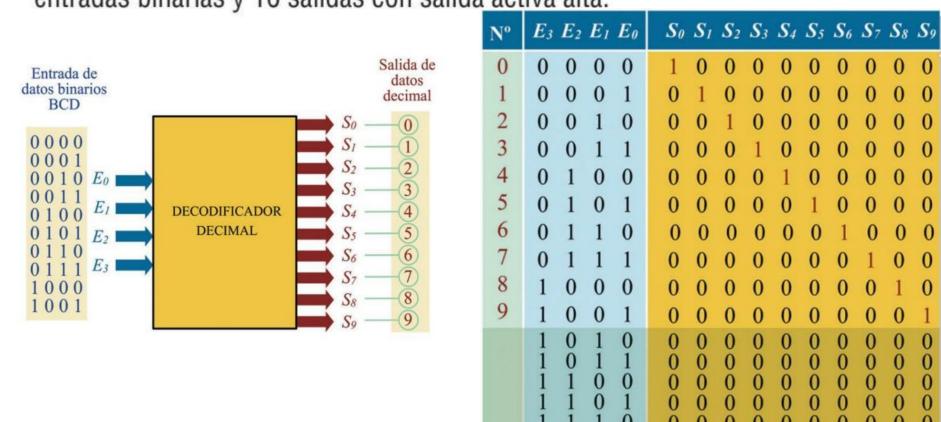
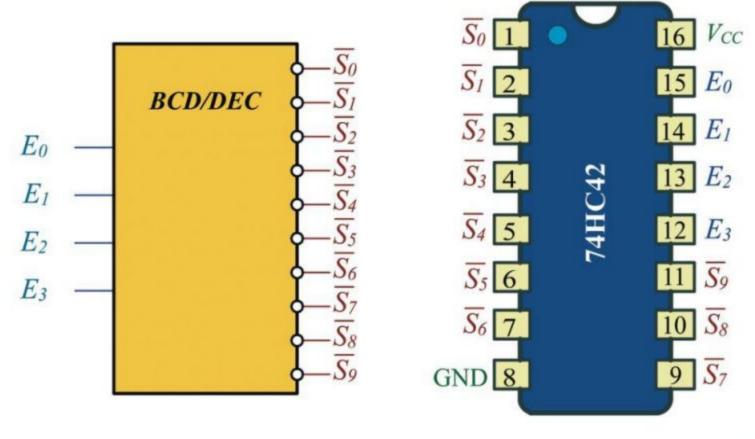


Tabla de la verdad del decodificador 74HC42 de salida

activa baja.

Nº	E_3	E_2	E_1	E_0	\overline{S}_0	\overline{S}_1	\overline{S}_2	\overline{S}_3	\overline{S}_4	\overline{S}_5	\overline{S}_6	\overline{S}_7	\overline{S}_8	\overline{S}_9
0	0	0	0	0	0	1	1	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1	1	1
2	0	0	1	0	1	1	0	1	1	1	1	1	1	1
3	0	0	1	1	1	1	1	0	1	1	1	1	1	1
4	0	1	0	0	1	1	1	1	0	1	1	1	1	1
5	0	1	0	1	1	1	1	1	1	0	1	1	1	1
6	0	1	1	0	1	1	1	1	1	1	0	1	1	1
7	0	1	1	1	1	1	1	1	1	1	1	0	1	1
8	1	0	0	0	1	1	1	1	1	1	1	1	0	1
9	1	0	0	1	1	1	1	1	1	1	1	1	1	0
	1	0	1	0	1	1	1	1	1	1	1	1	1	1
	1	0	1	1	1	1	1	1	1	1	1	1	1	1
	1	1	0	0	1	1	1	1	1	1	1	1	1	1
	1	1	0	1	1	1	1	1	1	1	1	1	1	1
	1	1	1	0	1	1	1	1	1	1	1	1	1	1
	1	1	1	1	1	1	1	1	1	1	1	1	1	1

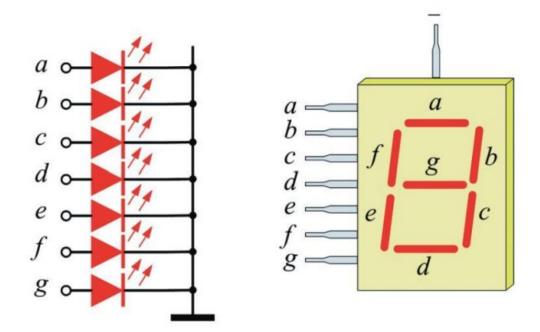


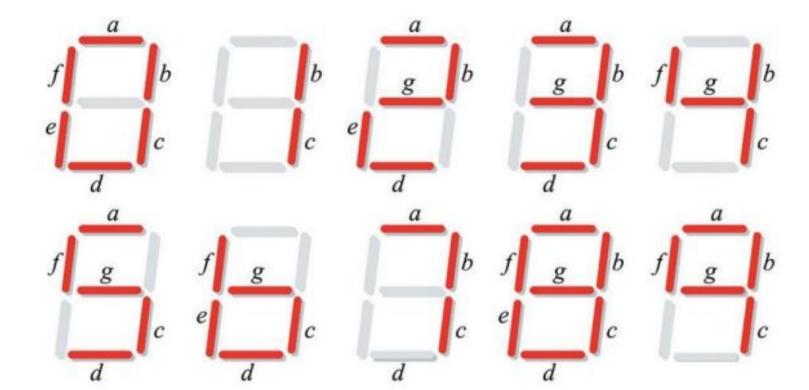
(a) Símbolo lógico

(b) Diagrama de conexión del CI

Decodificador BCD a siete segmentos

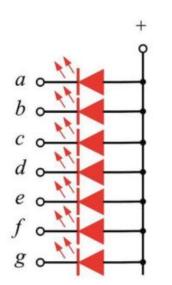
El display o indicador numérico de siete segmentos se puede fabricar a partir de la combinación de siete diodos LED, tal como se muestra en la Figura.

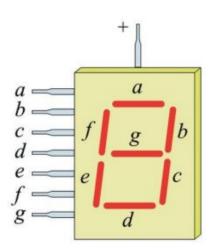




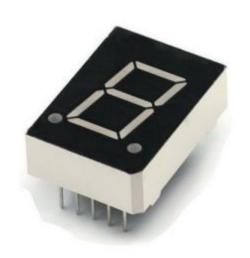
Cátodo común

Ánodo común

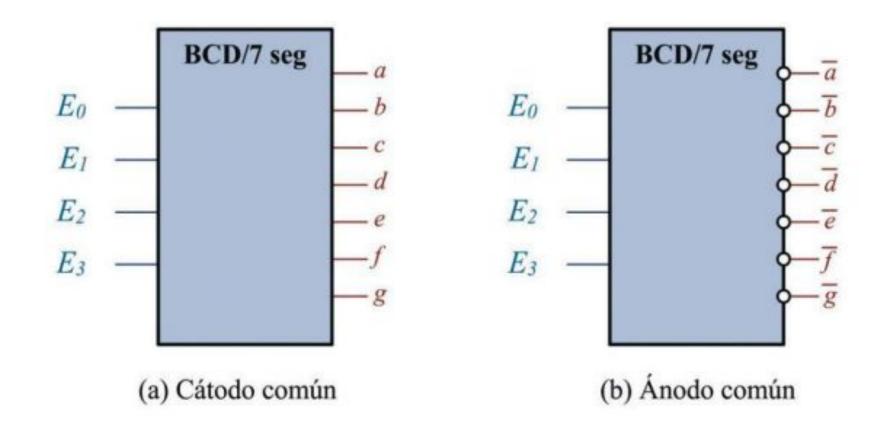








Símbolo lógico del decodificador BCD a siete segmentos.



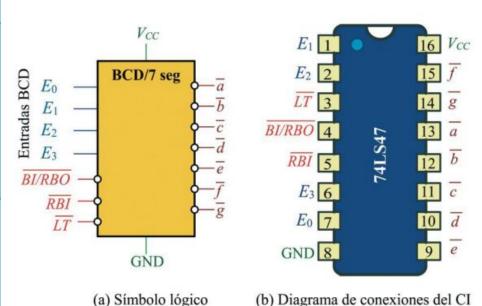
Entrada de comprobación. Al activarse con nivel bajo («O» lógico) se activan todas las salidas y se iluminan los siete segmentos del *display*.

ĪĪ

RBI

Se utiliza con el fin de que no se visualice en el display el cero en ciertas circunstancias. Al activarse con nivel bajo, se visualiza el código de entrada, siempre y cuando este sea diferente a cero. Cuando el código de entrada sea cero, se desactivan todas las salidas, apagándose todos los segmentos a la vez.

Puede funcionar como entrada o como salida. En el funcionamiento como entrada, cuando se activa a nivel bajo se produce la desactivación de todos los segmentos del display. Cuando funciona como salida, nos informa cuando el código de entrada es cero cuando el terminal esté activado.



Completa la tabla de la verdad de la Figura rrespondiente a un decodificador a siete segmentos de ánodo común. Para ello, observa la Figura puedes comprobar qué diodos LED se tienen que iluminar para formar los distintos números decimales cuando aparezca un «O» lógico en las salidas a, b, c, d, e, f y g del decodificador.

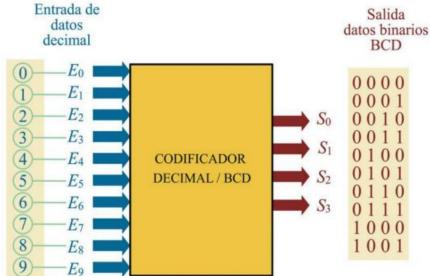
Nº	E_3	E_2	E_1	E_{θ}	ā	\overline{b}	-	\overline{d}	ē	\overline{f}	\bar{g}
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1:	1	1	1

4.- Codificadores

Los codificadores realizan la función contraria que los decodificadores.

Codifican en forma binaria la información numérica o alfanumérica que se le aplica a su entrada.

Por ejemplo, un codificador decimal a BCD.



N^o	E	g E	s E	E_{θ}	E_5	E_4	E_3	E_2	E_I	E_{θ}	$S_3S_2S_1S_\theta$
0	0	0	0	0	0	0	0	0	0	1	0 0 0 0
1	0	0	0	0	0	0	0	0	1	0	0 0 0 1
2	0	0	0	0	0	0	0	1	0	0	0 0 1 0
3	0	0	0	0	0	0	1	0	0	0	0 0 1 1
4	0	0	0	0	0	1	0	0	0	0	0 1 0 0
5	0	0	0	0	1	0	0	0	0	0	0 1 0 1
6	0	0	0	1	0	0	0	0	0	0	0 1 1 0
7	0	0	1	0	0	0	0	0	0	0	0 1 1 1
8	0	1	0	0	0	0	0	0	0	0	1 0 0 0
9	1	0	0	0	0	0	0	0	0	0	1 0 0 1