

## 2.1 COMPUERTAS

Las **compuertas** son circuitos que se emplean para combinar niveles lógicos digitales (unos y ceros) en formas específicas. Para expresar la salida en términos de las entradas, se emplea un sistema denominado **álgebra Booleana**. Las compuertas básicas son **AND**, **NAND**, **OR**, **NOR** y el **inversor**.

## 2.2 INVERSORES



El **inversor** es una compuerta que tiene solo una entrada, y cuya salida es el complemento de la entrada. La función de este dispositivo es invertir la entrada. La figura 2-1 presenta el símbolo utilizado para el inversor. Si  $A$  es 0 entonces  $Y$  es 1, y si  $A$  es 1 entonces  $Y$  es 0. El funcionamiento del inversor puede resumirse en una **tabla de verdad**, al listar todas las entradas posibles así como las salidas que corresponden a éstas (Figura 2-2).



FIGURA 2-1 Inversor

Entrada	Salida
$A$	$Y$
0	1
1	0

FIGURA 2-2 Tabla de verdad del inversor

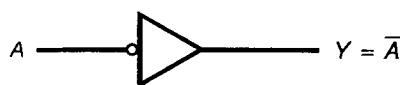
El círculo que aparece en la salida del símbolo de la figura 2-1 se conoce como **círculo de inversión**. La entrada no tiene este círculo. Si una entrada o salida tiene el círculo, éste debe leerse como un 0, o de lo contrario como un 1. La interpretación del símbolo es “entra 1, sale 0”. El círculo en la salida indica que ésta es **activa en el nivel BAJO**, mientras que la ausencia del mismo en la entrada señala que la entrada es **activa en el nivel ALTO**. La entrada “busca” un nivel 1 para producir un 0, que es una salida activa en el nivel bajo. La expresión booleana para la salida es  $\bar{A}$ , lo que se lee como “complemento de  $A$ ” o “ $A$  negada”.



La figura 2-3 presenta otro símbolo para el inversor, denominado símbolo lógico invertido o símbolo lógico funcional, el cual tiene un círculo de inversión en la entrada pero ninguno en la salida. La lectura del símbolo es “entra 0, sale 1”. De cualquier modo, el resultado es el mismo. En los diagramas se usan los dos símbolos, así que lo recomendable es aprender ambos. La figura 2-4 muestra símbolos equivalentes para el inversor.

Los inversores se encuentran disponibles en paquetes DIP de 14 terminales tanto en TTL como en CMOS. En la familia TTL el 7404 es un inversor séxtuple. **Séxtuple** significa que el CI contiene seis inversores. Cada uno de

4

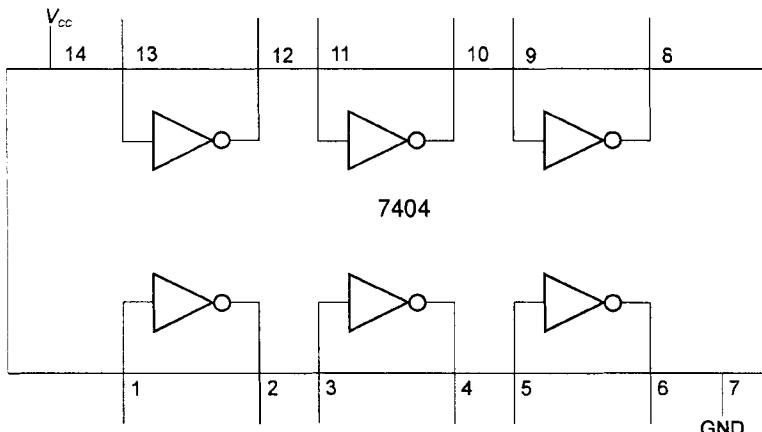
**FIGURA 2-3** Símbolo lógico invertido para el inversor

5

**FIGURA 2-4** Símbolos equivalentes para el inversor

ellos es independiente de los demás, y puede emplearse en una parte diferente del circuito. La fuente de alimentación,  $V_{cc}$ , es +5 V y se aplica en la terminal 14, conectando la 7 a tierra (véase Figura 2-5).

En la familia CMOS, el 4069 es un inversor séxtuple de propósito general. El CI funciona igual que un inversor TTL y tiene la misma distribución de terminales que éste. El voltaje de alimentación,  $V_{dd}$ , puede variar entre +3 V y +15 V. La terminal 7,  $V_{ss}$ , está conectada a tierra. La tabla 2-1 contiene una lista de algunos CI inversores disponibles en el mercado.

**FIGURA 2-5** Diagrama de distribución de terminales para un CI inversor séxtuple**TABLA 2-1 CI inversores**

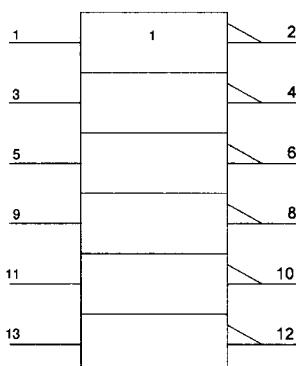
NÚMERO	FAMILIA	DESCRIPCIÓN
7404	TTL	Inversor séxtuple
74C04	CMOS	Inversor séxtuple
4069	CMOS	Inversor séxtuple

**Nota:** La serie 74xx de CI son TTL; la 74Cxx son CMOS, con la misma distribución de terminales que los CI 74xx del mismo número; los CI 40xx son CMOS.



Además del símbolo lógico convencional de la figura 2-5, la IEC (International Electrotechnical Commission) y el IEEE (Institute of Electrical and Electronics Engineers) han desarrollado un sistema de símbolos lógicos que muestran la relación entre cada entrada y salida, sin presentar la circuitería interna.

La figura 2-6 muestra el símbolo de la IEC para el inversor séxtuple 7406. Puesto que cada inversor funciona de manera independiente de los demás, cada uno se dibuja con su propio rectángulo. El "1" del rectángulo de la parte superior indica que una entrada debe estar activa para producir la salida. El triángulo de la derecha es equivalente al círculo de inversión del símbolo convencional. Una entrada activa en el nivel alto, produce una salida activa en el nivel bajo.



**FIGURA 2-6** Símbolo de la IEC para el 7406 —inversor séxtuple

## 2.3 COMPUERTAS OR



La *compuerta OR* es un circuito que produce un 1 como salida cuando cualquiera de las entradas es 1. La figura 2-7 muestra el símbolo para una compuerta OR de dos entradas, *A* y *B*, y salida *Y*.



La expresión booleana para la salida es  $A + B$ , la cual se lee como “*A OR (o) B*”. La salida *Y* es 1 cuando *A* es 1 o *B* es 1, o ambas son 1. La tabla de verdad de la figura 2-8 resume el funcionamiento de la compuerta OR. Todas las combinaciones posibles de las entradas se listan contando en binario desde 00 hasta 11.



El símbolo de la figura 2-7 representa una función OR. Puesto que no hay círculos de inversión en las entradas o en las salidas, la lectura del símbolo es “*entra 1 OR (o) 1, sale 1*”. Esta afirmación está resumida en las últimas tres líneas de la tabla de verdad de la figura 2-8. La primera línea de la tabla contiene la única condición en que la salida es 0, la cual se conoce como *estado singular* de la compuerta.



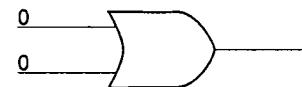
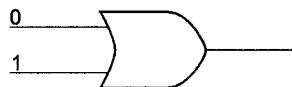
**FIGURA 2-7** Compuerta OR de dos entradas

Entradas		Salida
<i>B</i>	<i>A</i>	<i>Y</i>
0	0	0
0	1	1
1	0	1
1	1	1

**FIGURA 2-8** Tabla de verdad para una compuerta OR de dos entradas

**Ejemplo:** Determine la salida de cada compuerta.

6



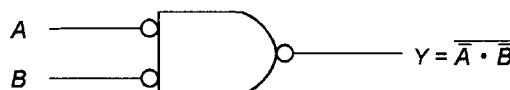
**Solución:**

En la primera compuerta las entradas son diferentes (línea 2 o 3 de la tabla de verdad), y la salida es 1. En la segunda compuerta las dos entradas son 0 (línea 1 de la tabla de verdad), con lo que la salida es 0.



4

La figura 2-9 muestra otro símbolo para la compuerta OR de dos entradas, denominado símbolo lógico invertido. La forma de éste representa a la función AND y tanto las entradas como la salida poseen círculos de inversión. Este símbolo representa la primera línea de la tabla de verdad, mientras que el de la figura 2-7 representa a las últimas tres. La lectura del símbolo puede hacerse como “entra 0 AND (y) 0, sale 0”.



**FIGURA 2-9** Símbolo lógico invertido para una compuerta OR de dos entradas

5

La expresión booleana para la salida de la compuerta de la figura 2-9 se obtiene de la manera siguiente:

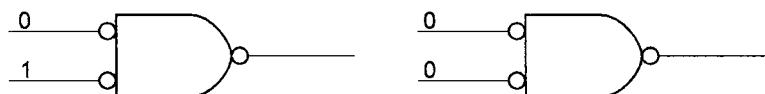
1. Puesto que  $A$  tiene un círculo de inversión, se escribe complemento de  $A$ ,  $\bar{A}$ .
2. Como  $B$  también tiene un círculo de inversión, se escribe complemento de  $B$ ,  $\bar{B}$ .
3. Dado que la forma de la compuerta es la de una AND, lo que se indica como un signo de multiplicación (o se omite), se escribe  $\bar{A} \cdot \bar{B}$  o  $\bar{A}\bar{B}$ .
4. Para encontrar  $Y$ , se complementa toda la expresión  $\bar{A} \cdot \bar{B}$ .

Ya que los símbolos de las figuras 2-7 y 2-9 son equivalentes, entonces las salidas también lo son y  $A + B = \bar{A} \cdot \bar{B}$ . Los dos símbolos se emplean en los diagramas, por lo que es necesario aprender ambos. En la figura 2-10 se muestran símbolos equivalentes para la compuerta OR.



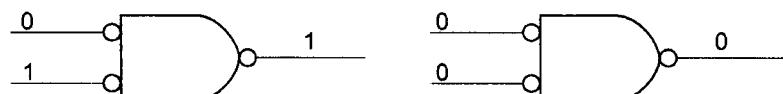
**FIGURA 2-10** Símbolos lógicos equivalentes para una compuerta OR

**Ejemplo:** Obtenga la salida de cada compuerta.



**Solución:**

El símbolo alternativo establece que un 0 AND (y) un 0 producen una salida 0. En la primera compuerta ambas entradas no son 0, por lo que la salida es 1. En la segunda compuerta las dos entradas son 0, y la salida es 0.

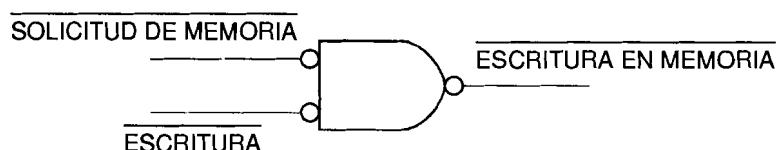


Los símbolos lógicos invertidos aparecen en los diagramas debido a la naturaleza de las señales que las compuertas combinan.

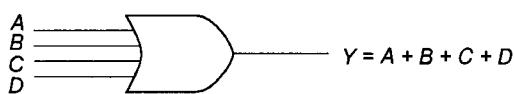
Algunas señales tienen normalmente un nivel ALTO y cambian al nivel BAJO, cuando están activas. Otras se encuentran normalmente en el nivel BAJO y cambian al nivel ALTO, cuando están activas. Estas últimas se conocen como señales activas en el nivel ALTO. Una compuerta que combina señales activas en el nivel ALTO usualmente se dibuja sin círculos de inversión en las entradas. Una compuerta que combina entradas activas en el nivel BAJO a veces se dibuja en la forma lógica invertida, con círculos de inversión en las entradas.

Se tiene un buen ejemplo del uso de un símbolo lógico invertido cuando un microprocesador Z-80 necesita guardar una palabra en la memoria, figura 2-11. El dispositivo genera dos señales de control, las cuales son SOLICITUD DE MEMORIA y ESCRITURA, las dos activas en el nivel BAJO. El complemento sobre los nombres de las variables indica que éstas son activas en el nivel BAJO. En este caso es necesario combinar las dos señales para producir otra, también activa en el nivel BAJO, denominada ESCRITURA EN MEMORIA. El nivel de esta variable debe ir al nivel BAJO cuando ambas entradas tengan el nivel BAJO. El símbolo lógico OR invertido es ideal para esta situación. ESCRITURA EN MEMORIA hará una transición al nivel BAJO cuando SOLICITUD DE MEMORIA y ESCRITURA se encuentren en el nivel BAJO.

En TTL y CMOS se tienen disponibles gran variedad de formas de compuertas OR. El 7432 es un CI TTL OR cuádruple (contiene cuatro compuertas), donde cada compuerta tiene dos entradas. Las cuatro son independientes y cada una puede emplearse en una parte diferente del circuito sin retroalimentación. El voltaje se proporciona al CI a través de  $V_{cc}$  (+5 V) y una conexión a tierra. El 4072 es un CI CMOS OR doble (dos compuertas), cada una con cuatro entradas. La figura 2-12 muestra el símbolo y la tabla de verdad para una compuerta OR de cuatro entradas.



**FIGURA 2-11**



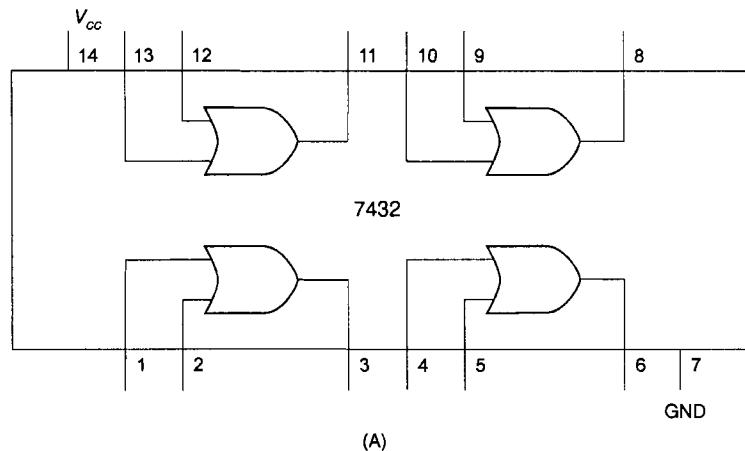
Entradas				Salida
D	C	B	A	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

**FIGURA 2-12** Símbolo y tabla de verdad para una compuerta OR de cuatro entradas

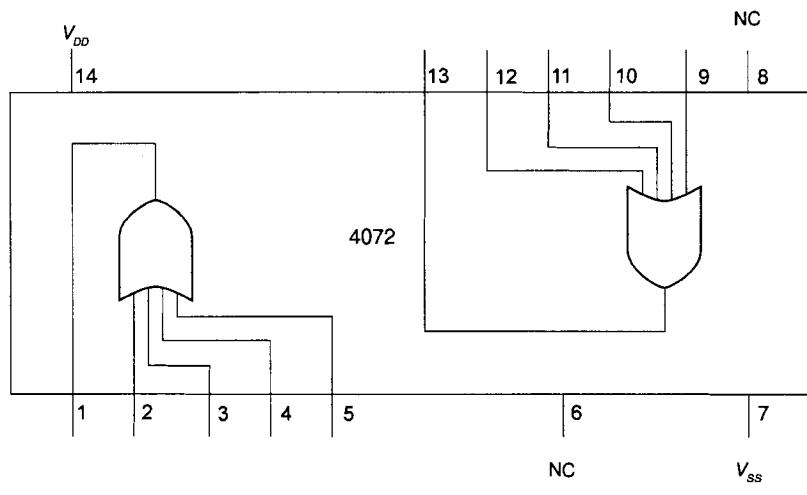
La figura 2-13 presenta la distribución de terminales de los circuitos integrados 7432 y 4072, mientras que la tabla 2-2 presenta algunos de los CI OR disponibles comercialmente.



La figura 2-14 presenta el símbolo de la IEC para la compuerta OR cuádruple de dos entradas de un 7432. El signo 1 indica que una o más entradas deben estar activas (en este caso en el nivel ALTO) para producir una salida activa (también en el nivel ALTO). Puesto que no hay triángulos en las entradas o salidas, todas ellas son activas en el nivel ALTO. Para producir una salida 1 se necesitan uno o más unos en las entradas de la compuerta. Ya que las compuertas trabajan de manera independiente de las demás, se dibuja un rectángulo para cada una de ellas.



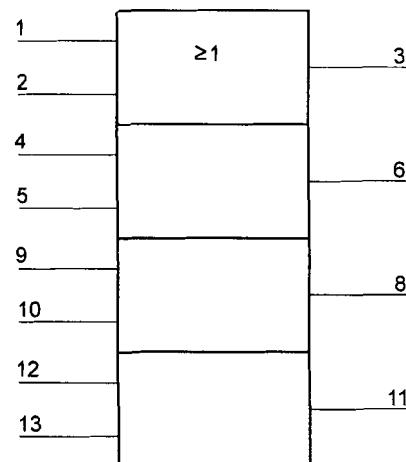
(A)



(B)

**FIGURA 2-13** Diagrama de distribución de terminales de compuertas OR**TABLA 2-2 Compuertas OR**

NÚMERO	FAMILIA	DESCRIPCIÓN
7432	TTL	OR cuádruple de dos entradas
74C32	CMOS	OR cuádruple de dos entradas
4071	CMOS	OR cuádruple de dos entradas
4072	CMOS	OR doble de cuatro entradas



**FIGURA 2-14** Símbolo de la IEC —compuerta OR 7432 cuádruple de dos entradas

## 2.4 COMPUERTAS AND



Una compuerta AND es un circuito que produce una salida 1 sólo cuando todas sus entradas son 1. La figura 2-15 muestra una compuerta AND con dos entradas  $A$  y  $B$ , y salida  $Y$ .



La expresión booleana para la salida es  $A \cdot B$  o simplemente  $AB$ , y se lee como “ $A$  AND (y)  $B$ ”. La salida  $Y$  es 1 únicamente cuando tanto  $A$  como  $B$  son 1. La tabla de verdad de la figura 2-16 resume la operación de la compuerta. La lista de todas las combinaciones posibles de las entradas se hace al contar en binario desde 00 hasta 11.



El símbolo AND describe la operación de la compuerta. Puesto que no hay círculos de inversión en la entrada o en la salida, la lectura de la compuerta es “entra 1 AND (y) 1, sale 1”. Esta proposición describe la última línea de la tabla de verdad, y la única situación donde la salida es 1. Éste es el estado singular de la compuerta.



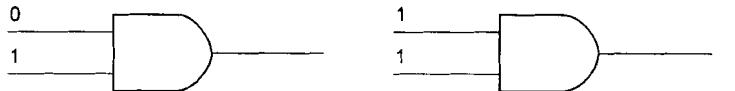
**FIGURA 2-15** Compuerta AND de dos entradas

Entradas		Salida
$A$	$B$	$Y$
0	0	0
0	1	0
1	0	0
1	1	1

**FIGURA 2-16** Tabla de verdad de una compuerta AND de dos entradas

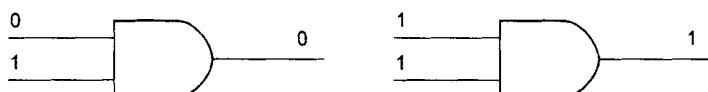
**Ejemplo:** Obtenga la salida de cada compuerta.

6



**Solución:**

En la primera compuerta las entradas son diferentes (línea 2 o 3 de la tabla de verdad), y la salida es 0. En la segunda compuerta las dos entradas son 1 (última línea de la tabla de verdad), con lo que la salida es 1.



4

Las tres primeras líneas de la tabla de verdad de la compuerta AND indican que si se presenta un 0 en A o B (o en ambas), entonces la salida es 0. La situación anterior puede resumirse como “entra 0 OR (o) 0, sale 0”. El símbolo que representa este planteamiento aparece en la figura 2-17. Tanto las entradas como las salidas tienen círculos de inversión en este símbolo lógico invertido.



**FIGURA 2-17** Símbolo lógico invertido para una compuerta AND de dos entradas

5

La expresión booleana para el símbolo lógico invertido se obtiene de la manera siguiente:

1. Puesto que A tiene un círculo de inversión, se escribe  $\bar{A}$ .
2. Como B también tiene un círculo de inversión, se escribe  $\bar{B}$ .
3. La forma de la compuerta es la de una OR, lo que se escribe como +.
4. Ahora se escribe  $\bar{A} + \bar{B}$ . Dado que la salida tiene un círculo de inversión,  $\bar{A} + \bar{B}$  es la expresión booleana que corresponde a  $\bar{Y}$ .  $\bar{Y} = \bar{A} + \bar{B}$ .
5. Para encontrar Y se toma el complemento de toda la expresión,  $\bar{\bar{A} + \bar{B}}$ .

Dado que los símbolos de las figuras 2-15 y 2-17 son equivalentes, las salidas de éstos también lo son y  $A \cdot B = \overline{\overline{A} + \overline{B}}$ . Los dos símbolos se emplean en los diagramas, razón por la que es necesario que el lector los aprenda. En la figura 2-18 se muestran símbolos equivalentes para la compuerta AND.



**FIGURA 2-18** Símbolos equivalentes para una compuerta AND

**Ejemplo:** Determine la salida de cada compuerta.

6



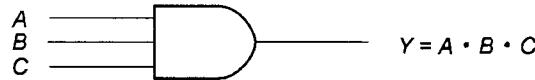
**Solución:**

El símbolo alternativo establece que cualquier entrada 0 dará como resultado una salida 0. En la primera compuerta existe un 0 en la entrada, así que la salida es 0. En la segunda compuerta no hay ceros en las entradas, por lo que la salida es 1.



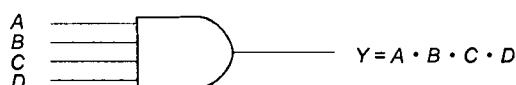
Existe una gama amplia de compuertas AND disponibles comercialmente en TTL y CMOS. El CI 7408 contiene una compuerta AND cuádruple (es decir, cuatro compuertas), independientes entre sí, con dos entradas cada una. El 7411 contiene una compuerta AND triple (es decir, tres compuertas) con tres entradas cada una, mientras que el 4082 es un CI CMOS que contiene una compuerta AND doble (es decir, dos compuertas en un CI) con cuatro entradas cada una.

La figura 2-19 muestra el símbolo y la tabla de verdad de una compuerta AND con tres entradas, mientras que la figura 2-20 presenta el símbolo y la tabla de verdad de una compuerta AND con cuatro entradas.



Entradas			Salida
C	B	A	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

**FIGURA 2-19** Símbolo y tabla de verdad para una compuerta AND de tres entradas



Entradas				Salida
D	C	B	A	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

**FIGURA 2-20** Símbolo y tabla de verdad de una compuerta AND con cuatro entradas

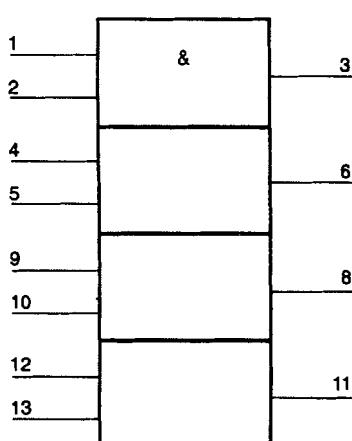
Los diagramas de distribución de terminales de los CI 7408, 7411 y 4802 aparecen en la figura 2-21. Por otra parte, la tabla 2-3 contiene una lista de compuertas AND disponibles comercialmente.

**TABLA 2-3 Compuertas AND**

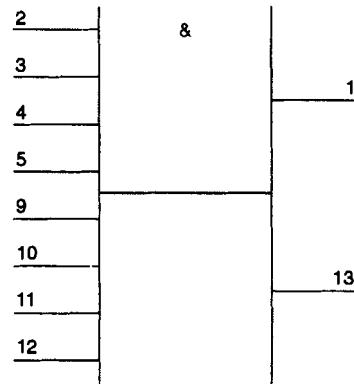
NÚMERO	FAMILIA	DESCRIPCIÓN
7408	TTL	AND cuádruple de dos entradas
74C08	CMOS	AND cuádruple de dos entradas
4081	CMOS	AND cuádruple de dos entradas
7411	TTL	AND triple de tres entradas
7421	TTL	AND doble de cuatro entradas
4082	CMOS	AND doble de cuatro entradas

La IEC eligió el símbolo & para representar la función AND. La figura 2-22A muestra el símbolo de la IEC para una compuerta AND cuádruple con dos entradas 7408. En la figura 2-22B aparece el símbolo para el CI 4082 con compuerta AND doble de cuatro entradas.

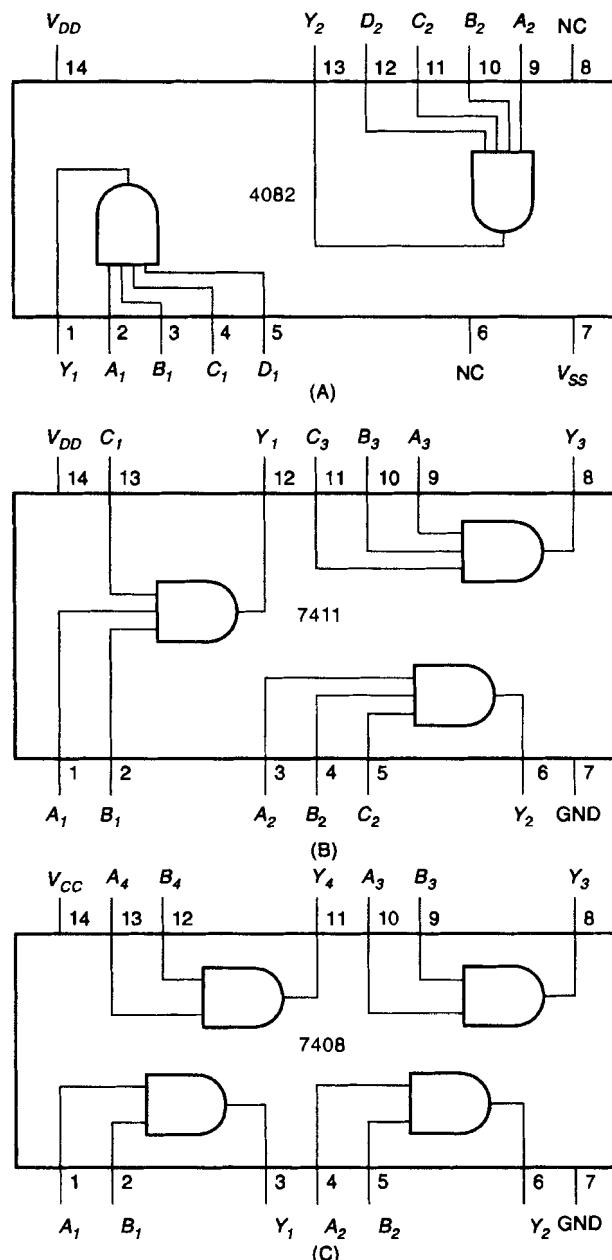
7



**FIGURA 2-22A** Símbolo de la IEC —7408, cuatro compuertas AND de dos entradas



**FIGURA 2-22B** Símbolo de la IEC —4082, dos compuertas AND con cuatro entradas



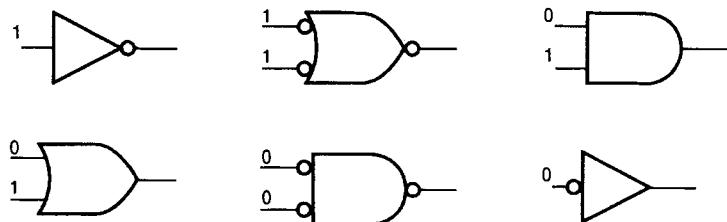
**FIGURA 2-21** Diagramas de distribución de terminales para CI de compuertas AND

---

## AUTOEVALUACIÓN DE LAS SECCIONES 2.1, 2.2, 2.3 Y 2.4

---

1. Escriba el símbolo, la tabla de verdad y la expresión booleana para un inversor. [1, 2, 3]
2. Escriba el símbolo, la tabla de verdad y la expresión booleana para una compuerta OR con dos entradas. [1, 2, 3]
3. Escriba el símbolo, la tabla de verdad y la expresión booleana de una compuerta AND con dos entradas. [1, 2, 3]
4. Dibuje el símbolo lógico invertido y proporcione la expresión booleana para un inversor. [4, 5]
5. Dibuje el símbolo lógico invertido e indique la expresión booleana para una compuerta OR. [4, 5]
6. Dibuje el símbolo lógico invertido y proporcione la expresión booleana de una compuerta AND. [4, 5]
7. Determine las salidas de las siguientes compuertas. [6]



8. Dibuje los símbolos de la IEC para un inversor, una compuerta AND y una OR. [7]
9. ¿Cuál es el estado singular de una compuerta AND? [3]
10. ¿Cuál es el estado singular de una compuerta OR? [3]

## 2.5 COMPUERTAS NAND



Una *compuerta NAND* es un circuito que produce un 0 en su salida sólo cuando todas sus entradas son 1. NAND es la contracción de las palabras inglesas "not" y "and". El símbolo correspondiente es el de una compuerta AND con una salida invertida (con círculo de inversión), tal como se muestra en la figura 2-23.

2.3

La figura 2-24 contiene la tabla de verdad de la compuerta NAND. Nótese que la salida de ésta es el complemento de la salida de una compuerta AND.

El símbolo describe la operación de la compuerta. Puesto que las entradas no tienen círculos de inversión pero la salida sí, la lectura del símbolo es “entra 1 AND (y) 1, sale 0”. La proposición anterior está descrita por la última línea de la tabla de verdad, y constituye el estado singular de esta compuerta (la única situación que produce un 0).



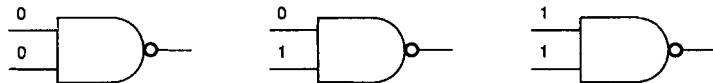
**FIGURA 2-23** Compuerta NAND de dos entradas

Entradas		Salida
B	A	Y
0	0	1
0	1	1
1	0	1
1	1	0

**FIGURA 2-24** Tabla de verdad para una compuerta NAND de dos entradas

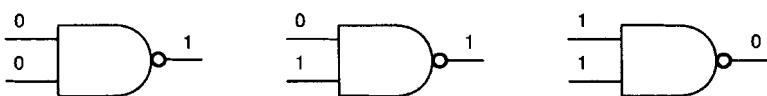
**Ejemplo:** Obtenga la salida de cada compuerta.

6



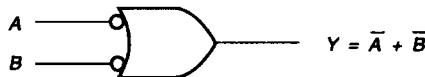
**Solución:**

La tabla de verdad indica que la salida de la compuerta NAND es 0 sólo cuando todas las entradas son 1. Ésta es la situación para la última compuerta. Para las dos primeras, se tiene un 0 en una de las entradas, así que la salida de éstas debe ser 1.



4

Las tres primeras líneas de la tabla de verdad están descritas por el símbolo lógico invertido de la figura 2-25, el cual establece que un 0 en A o B (o en ambos) produce un 1 en la salida. Lo anterior se lee como “entra 0 OR (o) 0, sale 1”, o “entra algún 0, sale 1.”



**FIGURA 2-25** Símbolo lógico invertido para una compuerta NAND de dos entradas

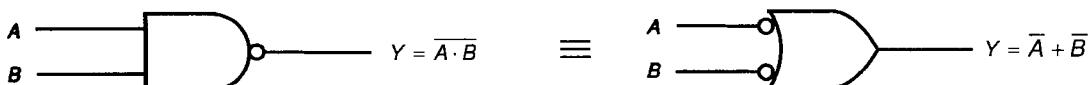
5

La expresión booleana para el símbolo lógico invertido se obtiene de la manera siguiente:

1. Puesto que A tiene un círculo de inversión, se escribe complemento de A,  $\bar{A}$ .
2. Como B tiene un círculo de inversión, se escribe entonces complemento de B,  $\bar{B}$ .
3. Dado que la forma de la compuerta es la de una OR, se escribe  $\bar{A} + \bar{B}$ .

La expresión booleana para la salida es  $\bar{A} + \bar{B}$ , la cual se lee como “complemento de A O complemento de B”.

Los dos símbolos representan una compuerta NAND, ambos se emplean en los diagramas y por tanto deben aprenderse. Puesto que los símbolos de las figuras 2-23 y 2-25 son equivalentes, las salidas de éstos también lo son y  $A \cdot B = \bar{A} + \bar{B}$ . La figura 2-26 presenta símbolos equivalentes para la compuerta NAND.



**FIGURA 2-26** Símbolos equivalentes para una compuerta NAND

6

**Ejemplo:** Determine la salida de cada compuerta.

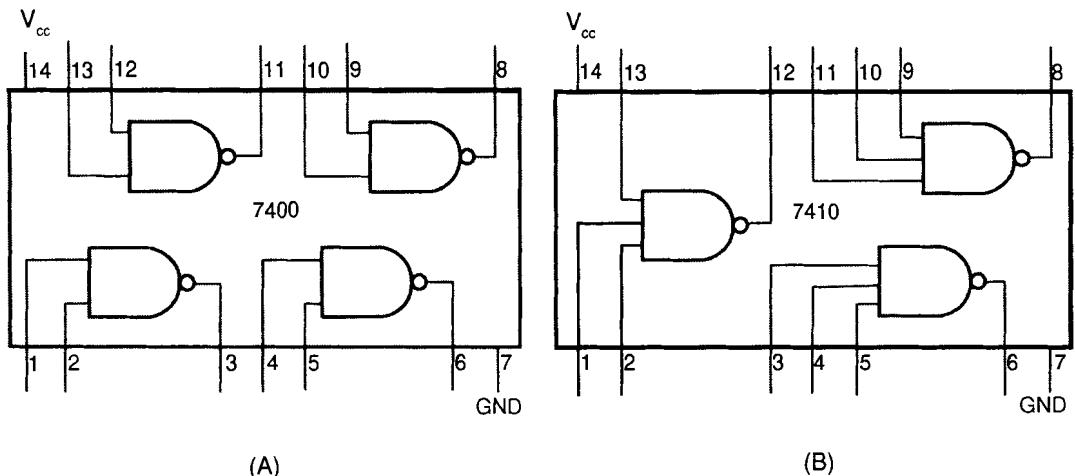


**Solución:**

El símbolo alternativo para la compuerta NAND establece que cualquier 0 en la entrada da como resultado un 1 en la salida. La primera y última compuertas de este ejemplo tienen ceros en las entradas, por lo que la salida de ellas es 1. La compuerta de la parte media no tiene ceros en la entrada, así que la salida de ésta es 0.



La figura 2-27 muestra la distribución de terminales de algunas compuertas NAND comunes.



**FIGURA 2-27** Distribución de terminales para CI NAND

El 7400 es un CI TTL con compuerta NAND cuádruple de dos entradas, mientras que el 7410 es un CI con compuerta NAND triple de tres entradas. La distribución de terminales de estos circuitos aparece en la figura 2-27. El 74C30 es una compuerta NAND CMOS con ocho entradas. La figura 2-28 muestra el símbolo y la tabla de verdad para una compuerta NAND de tres entradas.

Las compuertas NAND están disponibles de muchas formas en TTL y CMOS, como se muestra en la tabla 2-4.

7

La figura 2-29 muestra el símbolo de la IEC para una compuerta NAND cuádruple de dos entradas. El triángulo en la salida de cada compuerta

## 74 Compuertas lógicas

indica una salida activa en el nivel BAJO. El símbolo indica que se hace el AND de las entradas 1 y 2 para producir una salida activa en el nivel BAJO en la terminal 3.

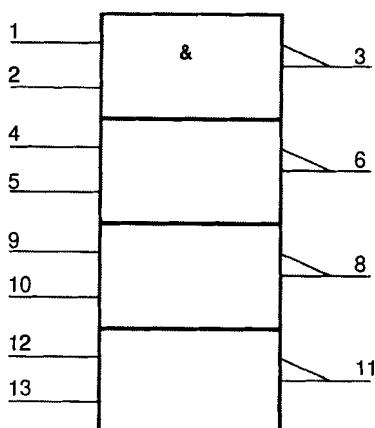


Entradas			Salida
C	B	A	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

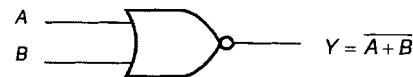
**FIGURA 2-28** Símbolo y tabla de verdad para una compuerta NAND de tres entradas

**TABLA 2-4 Compuertas NAND**

NÚMERO	FAMILIA	DESCRIPCIÓN
7400	TTL	NAND cuádruple de dos entradas
74C00	CMOS	NAND cuádruple de dos entradas
4011	CMOS	NAND cuádruple de dos entradas
7410	TTL	NAND triple de tres entradas
74C10	CMOS	NAND triple de tres entradas
4023	CMOS	NAND triple de tres entradas
7420	TTL	NAND doble de cuatro entradas
74C20	CMOS	NAND doble de cuatro entradas
4012	CMOS	NAND doble de cuatro entradas
7430	TTL	NAND de ocho entradas
74C30	CMOS	NAND de ocho entradas



**FIGURA 2-29** Símbolo de la IEC —7400, cuatro compuertas NAND de dos entradas



**FIGURA 2-30** Compuerta NOR de dos entradas

Entradas		Salida
B	A	Y
0	0	1
0	1	0
1	0	0
1	1	0

**FIGURA 2-31** Tabla de verdad de una compuerta NOR de dos entradas

## 2.6 COMPUERTAS NOR

1

Una compuerta NOR es un circuito que produce un 0 en su salida cuando una o más de las entradas es 1. NOR es una contracción de las palabras inglesas “not” y “or”. El símbolo correspondiente es un símbolo OR con una salida invertida, o con círculo de inversión (Figura 2-30).

2,3

La tabla de verdad de la compuerta NOR aparece en la figura 2-31. Nótese que la salida de esta compuerta es el complemento de la salida de una compuerta OR.

6

El símbolo describe la operación de la compuerta. Puesto que las entradas no tienen círculo de inversión pero la salida sí, la lectura del símbolo es “entra 1 OR 1, sale 0”. Lo anterior está descrito por las tres últimas líneas de la tabla de verdad de la figura 2-31.

**Ejemplo:** Obtenga la salida de cada compuerta.

**Solución:**



El símbolo establece que 1 OR 1 da como salida un 0. Las dos primeras compuertas tienen unos en sus entradas, por lo que sus salidas son 0. La última compuerta no tiene unos en las entradas, así que la salida de ésta es 1.



4

La primera línea de la tabla de verdad está descrita por el símbolo lógico invertido de la figura 2-32, el cual establece que cuando  $A$  y  $B$  son 0, la salida  $Y$  es 1. La lectura del símbolo es "entra 0 AND 0, sale 1". La situación anterior constituye el estado singular de la compuerta NOR.



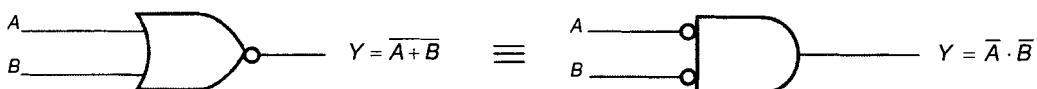
**FIGURA 2-32** Símbolo lógico invertido para una compuerta NOR de dos entradas

5

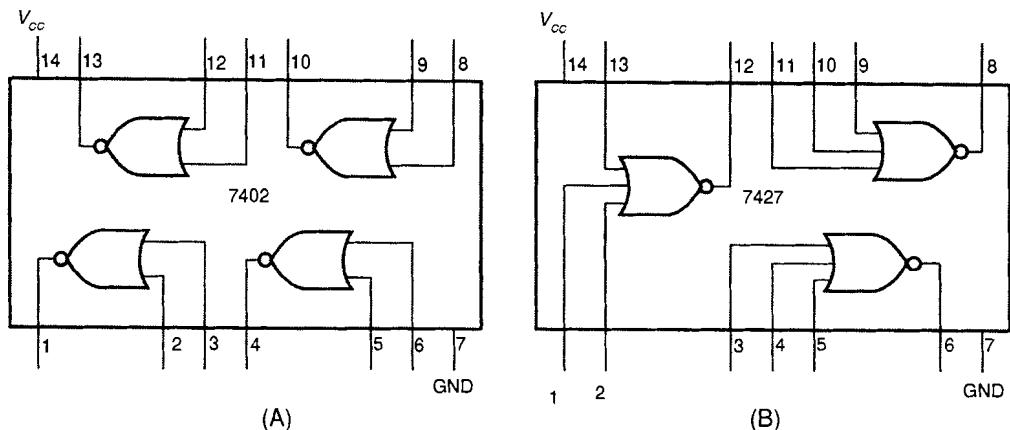
La expresión booleana para la salida se obtiene de la siguiente manera:

1. Como  $A$  tiene un círculo de inversión, se escribe complemento de  $A$ ,  $\bar{A}$ .
2. Ya que  $B$  también tiene un círculo de inversión, se escribe complemento de  $B$ ,  $\bar{B}$ .
3. Dado que la forma de la compuerta es la de una AND, se escribe  $\bar{A} \cdot \bar{B}$ .

Los dos símbolos representan una compuerta NOR, y ambos se emplean en los diagramas, razón por la que el lector necesita familiarizarse con ambos. Puesto que los símbolos de las figuras 2-30 y 2-32 son equivalentes, las salidas de éstos también lo son, así que  $\overline{A+B} = \bar{A} \cdot \bar{B}$ . La figura 2-33 contiene símbolos equivalentes para la compuerta NOR, mientras que la figura 2-34 presenta los diagramas de distribución de terminales de varias compuertas comunes NOR.



**FIGURA 2-33** Símbolos equivalentes para la compuerta NOR



**FIGURA 2-34** Diagrama de distribución de terminales para compuertas NOR

La tabla 2-5 contiene una lista con algunos de los CI NOR comercialmente disponibles.

**TABLA 2-5 Compuertas NOR**

NÚMERO	FAMILIA	DESCRIPCIÓN
7402	TTL	NOR cuádruple de dos entradas
7425	TTL	NOR doble de cuatro entradas
7427	TTL	NOR triple de tres entradas
74C02	CMOS	NOR cuádruple de dos entradas
4000	CMOS	NOR de tres entradas e inversor dobles
4001	CMOS	NOR cuádruple de dos entradas
4002	CMOS	NOR doble de cuatro entradas
4025	CMOS	NOR triple de tres entradas

**Ejemplo:** Obtenga las salidas de cada compuerta.



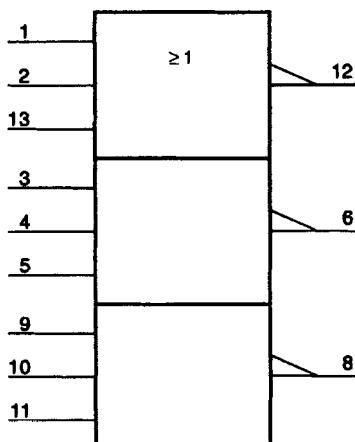
**Solución:**

El símbolo alternativo para la compuerta NOR establece que cuando las entradas son todas cero, la salida es 1. La primera compuerta cumple con esta condición, así que la salida de ésta es 1; las salidas de las demás compuertas son 0.



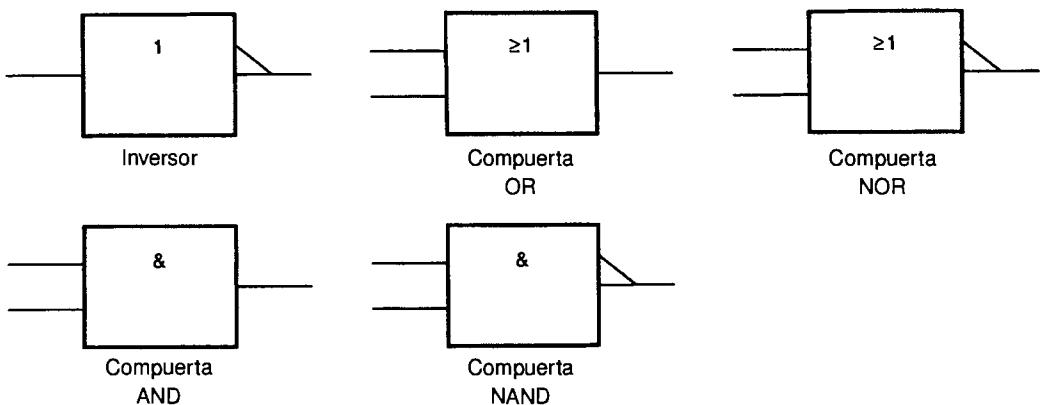
La figura 2-35 muestra el símbolo de la IEC para el 7427, que es un circuito integrado con compuerta NOR triple, de tres entradas. El signo  $\geq 1$  indica que es necesario que una o más entradas sean activas para que la salida también lo sea. Puesto que las salidas son activas en el nivel BAJO (triángulos), si una o más entradas están en el nivel ALTO, entonces la salida correspondiente tiene un nivel BAJO.

7



**FIGURA 2-35** Símbolo de la IEC -7427, tres compuertas NOR de tres entradas

La figura 2-36 contiene un resumen de los símbolos de la IEC estudiados en este capítulo.



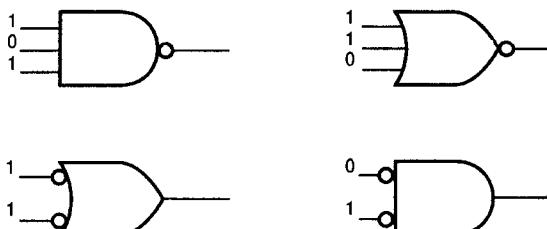
**FIGURA 2-36** Símbolos de la IEC —compuertas básicas

---

### AUTODEVALUACIÓN DE LAS SECCIONES 2.5 Y 2.6

---

1. Escriba el símbolo, la tabla de verdad y la expresión booleana para una compuerta NAND. [1, 2, 3]
2. Proporcione el símbolo, la tabla de verdad y la expresión booleana para una compuerta NOR. [1, 2, 3]
3. Dibuje el símbolo lógico invertido y escriba la expresión booleana para una compuerta NAND. [4, 5]
4. Proporcione el símbolo lógico invertido y la expresión booleana de una compuerta NOR. [4, 5]



5. Obtenga las salidas de las compuertas. [6]
6. Dibuje los símbolos de la IEC para las compuertas NAND y NOR respectivamente. [7]
7. ¿Cuál es el estado singular de una compuerta NAND? [3]
8. ¿Cuál es el estado singular de una compuerta NOR? [3]

## RESUMEN

	SÍMBOLO	SÍMBOLO LÓGICO INVERTIDO	SÍMBOLO DE LA IEC
INVERSOR			
OR			
NOR			
AND			
NAND			

- Las compuertas se emplean para combinar señales de manera específica.
- Las compuertas también se utilizan para controlar el flujo de datos de la entrada a la salida.
- Cuando una compuerta está inhabilitada, los datos no pasan por ella.
- Cuando una compuerta está habilitada, los datos pasan por ella.
- Las compuertas NAND y NOR pueden alambrarse como inversores.